

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2002-044667

(43)Date of publication of application : 08.02.2002

H04N 7/32
H03M 7/40

(71)Applicant : SONY CORP

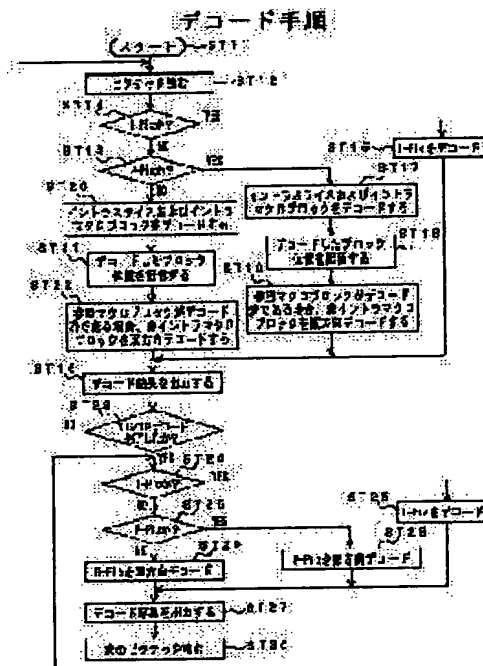
(72)Inventor : KATAYAMA HIROSHI

(54) APPARATUS AND METHOD FOR DECODING MPEG IMAGE STREAM

(57)Abstract:

PROBLEM TO BE SOLVED: To quickly obtain output image data.

SOLUTION: For example, a channel is changed over in a digital broadcast receiver an MPEG image stream is changed over, and a video decoder starts a decoding operation according to the instruction of a decoding start (ST 11). When an intraslice and an intramacroblock are contained in a predictive coding picture (a P-picture, a B-picture), the intraslice and the intramacroblock of the predictive coding picture are decoded without waiting for the decoding operation of an intrapicture (ST 17, ST 21). When a macroblock to be referred to has already been decoded, the decoded result of the macroblock to be referred to is used, and the non-intraslice and the non-intramacroblock of the predictive coding picture are decoded (ST 19, ST 22). As a result, e.g. when the channel is changed over, the output image data can be quickly obtained, the interruption of an image can be made short, and the image of a next channel can be confirmed in a short times.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

【特許請求の範囲】

【請求項 1】 イントラビクチャおよび予測符号化ビクチャからなる M P E G 画像ストリームを入力する入力手段と、

上記入力手段により入力された上記 M P E G 画像ストリームの各ビクチャをデコードするデコード手段と、

上記デコード手段に対してデコードの開始を指示する制御手段と、

上記デコード手段のデコード結果を画像メモリに記憶する書き込み手段と、

上記画像メモリより出力画像データを得る読み出し手段とを備え、

上記デコード手段は、上記予測符号化ビクチャにイントラスライスまたはイントラマクロブロックが含まれる場合、上記制御手段によりデコードの開始が指示された後、上記イントラビクチャのデコードを待たずに、上記イントラスライスおよび上記イントラマクロブロックのデコードを行うことを特徴とする M P E G 画像ストリームのデコード装置。

【請求項 2】 上記デコード手段は、さらに上記制御手段によりデコードの開始が指示された後、上記イントラビクチャのデコードを待たずに、参照すべきマクロブロックが既にデコードされているときは、上記画像メモリに記憶されている上記参照すべきマクロブロックのデコード結果を利用して、上記予測符号化ビクチャの非イントラスライスおよび非イントラマクロブロックのデコードを行うことを特徴とする請求項 1 に記載の M P E G 画像ストリームのデコード装置。

【請求項 3】 上記デコード手段でデコードされたマクロブロックの位置を記憶する記憶手段をさらに備え、上記デコード手段は、上記記憶手段の記憶内容に基づいて、上記参照すべきマクロブロックが既にデコードされているか否かを判断することを特徴とする請求項 2 に記載の M P E G 画像ストリームのデコード装置。

【請求項 4】 上記記憶手段は、上記デコードされたマクロブロックの位置を記憶する記憶媒体として、上記画像メモリを使用することを特徴とする請求項 3 に記載の M P E G 画像ストリームのデコード装置。

【請求項 5】 上記入力手段により入力された上記 M P E G 画像ストリームが切り替わるとき、上記デコード手段は、上記切り替わった M P E G 画像ストリームの上記予測符号化ビクチャにイントラスライスまたはイントラマクロブロックが含まれる場合、上記切り替わった M P E G 画像ストリームのイントラビクチャのデコードを待たずに、上記イントラスライスおよび上記イントラマクロブロックのデコードを行うと共に、上記書き込み手段は、上記デコード手段のデコード結果を上記画像メモリに上書きすることを特徴とする請求項 1 に記載の M P E G 画像ストリームのデコード装置。

【請求項 6】 上記デコード手段は、さらに上記 M P E

G 画像ストリームが切り替わった後、上記切り替わった M P E G 画像ストリームのイントラビクチャのデコードを待たずに、参照すべきマクロブロックが既にデコードされているときは、上記画像メモリに記憶されている上記参照すべきマクロブロックのデコード結果を利用して、上記予測符号化ビクチャの非イントラスライスおよび非イントラマクロブロックのデコードを行うことを特徴とする請求項 5 に記載の M P E G 画像ストリームのデコード装置。

10 【請求項 7】 イントラビクチャおよび予測符号化ビクチャからなる M P E G 画像ストリームのデコードの開始を指示するステップと、

上記デコードの開始が指示された後に、上記 M P E G 画像ストリームの各ビクチャをデコードするステップと、上記デコードの結果を画像メモリに記憶するステップと、

上記画像メモリより出力画像データを読み出して得るステップとを備え、

20 上記 M P E G 画像ストリームの各ビクチャをデコードするステップでは、上記予測符号化ビクチャにイントラスライスまたはイントラマクロブロックが含まれる場合、上記デコードの開始が指示された後、上記イントラビクチャのデコードを待たずに、上記イントラスライスおよび上記イントラマクロブロックのデコードを行うことを特徴とする M P E G 画像ストリームのデコード方法。

【請求項 8】 上記 M P E G 画像ストリームの各ビクチャをデコードするステップでは、さらに上記デコードの開始が指示された後、上記イントラビクチャのデコードを待たずに、参照すべきマクロブロックが既にデコードされているときは、上記画像メモリに記憶されている上記参照すべきマクロブロックのデコード結果を利用して、上記予測符号化ビクチャの非イントラスライスおよび非イントラマクロブロックのデコードを行うことを特徴とする請求項 7 に記載の M P E G 画像ストリームのデコード方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】この発明は、例えばデジタル放送受信機に使用して好適な M P E G 画像ストリームのデコード装置およびデコード方法に関する。詳しくは、予測符号化ビクチャにイントラスライスまたはイントラマクロブロックが含まれる場合、デコードの開始が指示された後、イントラビクチャのデコードを待たずに、予測符号化ビクチャのイントラスライスおよびイントラマクロブロックのデコードを行うことによって、出力画像データを素早く得ることを可能にした M P E G 画像ストリームのデコード装置等に係るものである。

【0002】

50 【従来の技術】デジタル放送受信機で取り扱われる画像ストリームとして、M P E G (Moving Picture Expert

s Group)画像ストリームがある。周知のように、MPEGの符号化データは階層構造で表現される。上位層から順に、シーケンス(Sequence)層、GOP(Group of Picture)層、ピクチャ(Picture)層、スライス(Slice)層、マクロブロック(MacroBlock)層、ブロック(Block)層という階層がある。

【0003】図5は、シーケンス層およびGOP層を示している。シーケンス層は、シーケンス・ヘッダで始まり、シーケンス・エンドで終了する。シーケンス層は、1個以上のGOPで構成される。GOP層は、GOPヘッダで始まり、複数のピクチャで構成される。先頭のピクチャは、必ずIピクチャ(intra coded picture)になり、それに続いてPピクチャ(predictive coded picture)やBピクチャ(bidirectional predictive coded Picture)が配される。

【0004】Iピクチャは、フレーム内符号化画像であり、その画像のみで1枚の画像を複合することが可能である。Pピクチャは、フレーム間順方向予測符号化画像であり、図6に示すように、前画像との差分を伝送し、デコード装置(復号器)は前画像と差分を加算することで画像をデコード(復号)する。このように、Pピクチャは、最初に参照する画像の存在が不可欠で、その画像として上述したIピクチャ、およびこのIピクチャを参照することで作られたPピクチャが使われる。

【0005】Bピクチャは、双方向予測符号化画像であり、図7に示すように、時間的に前後の2枚の画像との差分を伝送し、デコード装置は前後の2倍の画像と差分を加算することで画像をデコードする。このように、2枚の画像を参照することで、Pピクチャに比べて差分データを減らすことができる。

【0006】図8は、I、P、BのピクチャからなるMPEG画像ストリームの一例を示している。従来、このようなMPEG画像ストリームをデコードする場合、Iピクチャをデコードしてからそのデコード結果を参照画像としてPピクチャをデコードし、さらにBピクチャをデコードする方式をとっている。

【0007】図9は、従来のデコード手順を示している。まず、ステップST1で、デコードを開始し、ステップST2で、例えば受信バッファより最初のピクチャを読み出し、ステップST3で、読み出したピクチャがIピクチャになるまで、ステップST2、ST3の動作を繰り返す。

【0008】次に、読み出したストリームがIピクチャになると、ステップST4、ST5に進み、読み出したピクチャのタイプに応じて処理を分岐する。読み出したピクチャがIピクチャであるときは、ステップST6で、Iピクチャに対してデコード処理をし、その後にステップST7に進む。また、読み出したピクチャがPピクチャであるときは、ステップST8で、Pピクチャに対して順方向デコード処理をし、その後にステップST

7に進む。さらに、読み出したピクチャがBピクチャであるときは、ステップST9で、Bピクチャに対して双方向デコード処理をし、その後にステップST7に進む。

【0009】ステップST7では、デコード結果としての画像データを出力する。そして、ステップST10で、次のピクチャの読み出しを行って、その後にステップST4に戻り、読み出したピクチャに対して、上記したと同様に、ピクチャタイプに応じたデコード処理を行う。

【0010】

【発明が解決しようとする課題】上述したように、従来のデコード装置は、あるMPEG画像ストリームに対しては、デコードの開始の指示があっても、Iピクチャをデコードするまでは、PピクチャやBピクチャをデコードできず、その間ブランキングする方法が取られている。したがって、例えばデジタル放送受信機で、チャンネル切り換えがあつて、MPEG画像ストリームが切り替わった場合には、ディスプレイへの画像表示が一瞬途切れるという問題点があつた。

【0011】なお、PピクチャやBピクチャにおいても、小ブロック単位ではイントラ符号化されている場合がある。イントラ符号化とは、そのブロックのみで復号することが可能であり、参照画像を必要としないブロックのことである。そこで、この発明では、出力画像データを素早く得ることを可能にしたMPEG画像ストリームのデコード装置等を提供することを目的とする。

【0012】

【課題を解決するための手段】この発明に係るMPEG画像ストリームのデコード装置は、イントラピクチャおよび予測符号化ピクチャからなるMPEG画像ストリームを入力する入力手段と、この入力手段により入力されたMPEG画像ストリームの各ピクチャをデコードするデコード手段と、このデコード手段に対してデコードの開始を指示する制御手段と、デコード手段のデコード結果を画像メモリに記憶する書き込み手段と、画像メモリより出力画像データを得る読み出し手段とを備え、デコード手段は、予測符号化ピクチャにイントラスライスまたはイントラマクロブロックが含まれる場合、制御手段によりデコードの開始が指示された後、イントラピクチャのデコードを待たずに、イントラスライスおよびイントラマクロブロックのデコードを行うものである。また、デコード手段は、さらに制御手段によりデコードの開始が指示された後、イントラピクチャのデコードを待たずに、参照すべきマクロブロックが既にデコードされているときは、画像メモリに記憶されている参照すべきマクロブロックのデコード結果を利用して、予測符号化ピクチャの非イントラスライスおよび非イントラマクロブロックのデコードを行うものである。

【0013】また、この発明に係るMPEG画像ストリ

ームのデコード方法は、イントラピクチャおよび予測符号化ピクチャからなるMPEG画像ストリームのデコードの開始を指示するステップと、デコードの開始が指示された後に、MPEG画像ストリームの各ピクチャをデコードするステップと、デコードの結果を画像メモリに記憶するステップと、画像メモリより出力画像データを読み出して得るステップとを備え、画像データをデコードするステップでは、予測符号化ピクチャにイントラスライスまたはイントラマクロブロックが含まれる場合、デコードの開始が指示された後、イントラピクチャのデコードを待たずに、イントラスライスおよびイントラマクロブロックのデコードを行うものである。また、デコード手段は、さらに制御手段によりデコードの開始が指示された後、イントラピクチャのデコードを待たずに、参照すべきマクロブロックが既にデコードされているときは、画像メモリに記憶されている参照すべきマクロブロックのデコード結果を利用して、予測符号化ピクチャの非イントラスライスおよび非イントラマクロブロックのデコードを行うものである。

【0014】この発明において、例えばデジタル放送受信機でチャンネル切り換えがあって、MPEG画像ストリームが切り替わり、その後にデコードの開始が指示された場合、イントラピクチャのデコードを待たずに、予測符号化ピクチャのイントラスライスおよびイントラマクロブロックのデコードが行われる。さらに、参照すべきマクロブロックが既にデコードされているときは、画像メモリに記憶されている参照すべきマクロブロックのデコード結果を利用して、予測符号化ピクチャの非イントラスライスおよび非イントラマクロブロックのデコードが行われる。これにより、例えばチャンネル切り換え時に、出力画像データを素早く得ることが可能となり、画像の途切れを短くでき、短時間で次のチャンネルの画像を確認できるようになる。

【0015】なお、デコードされたマクロブロックの位置を記憶する記憶手段をさらに備え、この記憶手段の記憶内容に基づいて参照すべきマクロブロックが既にデコードされているか否かを判断するようにすることで、参照すべきマクロブロックの有効性を正しく判断でき、誤った参照画像を使用したデコードを行うことを防止できる。例えば、記憶媒体として画像メモリが使用される。すなわち、各マクロブロックのデコード結果の記憶領域の一部がフラグ部として使用され、デコードされていないマクロブロックのフラグ部には実際のデコード結果では得られない値を書き込んでおくものとする。このように、デコードされたマクロブロックの位置を記憶するために画像メモリを使用することで、専用の記憶媒体あるいは記憶領域を設ける必要がなくなる。

【0016】また、デジタル放送受信機でチャンネル切り換えがあって、MPEG画像ストリームが切り替わった場合に、画像メモリを初期化することなく、デコード

されたスライスおよびマクロブロックのデコード結果を順に上書きしていくことで、画像が途切れることがなく、切り換え前のチャンネルの画像から切り換え後のチャンネルの画像にスムーズに変化していき、画像ミュート等を不要とできる。

【0017】

【発明の実施の形態】以下、図面を参照しながら、この発明の実施の形態について説明する。図1は、実施の形態としてのデジタル放送受信機100の構成を示している。

【0018】この受信機100は、全体の動作を制御するためのコントローラとしてのCPU(Central Processing Unit)101を有している。このCPU101には、CPU101の動作に必要なデータやプログラム等が格納されたROM(Read Only Memory)102と、CPU101の制御に伴って生成されるデータや後述するようにMPEG2トランスポート・ストリームTSより取得される付加データ等を格納したり、ワーキングエリアとして用いられるRAM(Random Access Memory)103と、複数の操作キー等が配された操作部104と、液晶表示素子等で構成され、受信機100の状態等を表示する表示部105とが接続されている。

【0019】また、受信機100は、デジタル放送信号を受信するためのアンテナ106と、このアンテナ106で受信される複数のRFチャンネルのデジタル放送信号より所定のRFチャンネルの放送信号を選択し、その所定のRFチャンネルの放送信号に対応したデジタル変調データを出力するチューナ107とを有している。チューナ107における選局動作は、ユーザの操作部104の操作に基づき、CPU101によって制御される。

【0020】また、受信機100は、チューナ107より出力されるデジタル変調データに対して復調処理をする復調器108と、この復調器108の出力データに対して誤り訂正処理をし、上述の所定のRFチャンネルの放送信号に対応したMPEG2(Moving Picture Experts Group 2)トランスポート・ストリームTSを得るECC(Error Correction Code)デコーダ109とを有している。トランスポート・ストリームTSは、MPEG2TSパケットが順次連続されてなるものである。ここで、チューナ107、復調器108およびECCデコーダ109で、フロントエンド110が構成されている。

【0021】また、受信機100は、ECCデコーダ109より出力されるトランスポート・ストリームTSを構成する、スクランブルされているビデオデータやオーディオデータのバケットに対してスクランブルの解除処理をするデスクランブラ111と、このデスクランブラ111より出力されるトランスポート・ストリームTSより、ユーザの操作部104の操作によって指定されたプログラム番号(チャンネル)のビデオデータやオーディ

オーディオデータのバケットを分離し、それらのバケットからなるビデオデータ・ストリームVDSやオーディオデータ・ストリームADSを出力すると共に、そのプログラム番号（チャンネル）の付加データのバケットを分離し、そのバケットからなる付加データ・ストリームSDSを出力するデマルチプレクサ112とを有している。この付加データ・ストリームSDSはCPU101に供給される。

【0022】また、受信機100は、デマルチプレクサ112より出力されるビデオデータ・ストリームVDSに対してデータ伸長処理をして出力ビデオデータVDを得るビデオデコーダ113と、そのビデオデータVDを出力する出力端子114と、デマルチプレクサ112より出力されるオーディオデータ・ストリームADSに対してデータ伸長処理をして出力オーディオデータADを得るオーディオデコーダ115と、そのオーディオデータADを出力する出力端子116とを有している。

【0023】また、受信機100は、ICカード117が接続されるICカードインタフェース部118を有している。ICカードインタフェース部118は、CPU101に接続されている。ICカード117は、スクランブルの鍵情報を記憶していると共に、CPU101よりICカードインタフェース部118を介して送られてくる限定受信情報に基づき視聴の可／不可を判断し、可の場合にはスクランブルの鍵情報をICカードインタフェース部118を介してCPU101に送る機能を持っている。

【0024】図1に示すデジタル放送受信機100の動作を説明する。アンテナ106で受信された複数のRFチャンネルのデジタル放送信号がチューナ107に供給され、所定のRFチャンネルの放送信号が選択され、チューナ107からその放送信号に対応したデジタル変調データが出力される。そして、このデジタル変調データに対して復調器108で復調処理が行われ、この復調器108の出力データに対してECCデコーダ109で誤り訂正処理が行われてMPEG2トランスポート・ストリームTSが得られる。

【0025】そして、このトランスポート・ストリームTSがデスクランブラ111を介してデマルチプレクサ112に供給される。このデマルチプレクサ112では、ユーザの操作で指定されたプログラム番号（チャンネル）のビデオデータやオーディオデータのバケットが分離され、それらのバケットからなるビデオデータ・ストリームVDSやオーディオデータ・ストリームADSが得られる。

【0026】さらに、デマルチプレクサ112では、トランスポート・ストリームTSより、そのプログラム番号（チャンネル）の付加データのバケットが分離され、そのバケットからなる付加データ・ストリームSDSが得られる。この付加データ・ストリームSDSがCPU1

01に供給され、この付加データ・ストリームSDSより抽出される限定受信情報がICカードインタフェース部118を介してICカード117に供給される。

【0027】ICカード117では、その限定受信情報に基づき視聴の可／不可が判断される。そして、可の場合には、ICカード117より、スクランブルの鍵情報がICカードインタフェース部118を介してCPU101に送られる。この鍵情報は、CPU101により、デスクランブラ111にセットされる。これにより、デスクランブラ111では、スクランブルされているビデオデータやオーディオデータのバケットのスクランブルが解除され、従ってデマルチプレクサ112より得られるビデオデータ・ストリームVDSやオーディオデータ・ストリームADSは、スクランブルが解除されたデータに係るものとなる。

【0028】また、デマルチプレクサ112より出力されるビデオデータ・ストリームVDSに対してビデオデコーダ113でデータ伸長の処理が行われて出力ビデオデータVDが生成され、このビデオデータVDが出力端子114に出力される。また、デマルチプレクサ112より出力されるオーディオデータ・ストリームADSに対してオーディオデコーダ115でデータ伸長の処理が行われて出力オーディオデータADが生成され、このオーディオデータADが出力端子116に出力される。

【0029】次に、ビデオデコーダ113の詳細を説明する。図2は、このビデオデコーダ113の構成を示している。ビデオデコーダ113は、MPEG画像ストリームとしてのビデオデータ・ストリームVDSを入力する入力端子150と、この入力端子150に輸入されるビデオデータ・ストリームVDSを一時的に記憶しておく受信バッファ151と、この受信バッファ151より読み出されるビデオデータ・ストリームVDSに対して可変長復号化処理を行って、量子化DCT(discrete cosine transform)係数データを得ると共に、動きベクトルや予測モードの情報を得る可変長復号化回路152とを有している。なお、受信バッファ151は、復号化回路152に、一定のデータを連続して供給するために設けられている。

【0030】また、ビデオデコーダ113は、復号化回路152で得られる量子化DCT係数データに対して逆量子化の処理を行ってDCT係数データを得る逆量子化回路153と、この逆量子化回路153で得られるDCT係数データに対して逆DCT処理を行って演算データを得る逆DCT回路154と、各ピクチャのデコード結果を記憶する画像メモリ155と、この画像メモリ155より読み出されるビデオデータVDを出力する出力端子156とを有している。

【0031】また、ビデオデコーダ113は、画像メモリ155に記憶されているビデオデータに対し、上述した可変長復号化回路152で得られる動きベクトルの情

報に基づいて動き補償をし、予測モードに対応した参照ビデオデータを生成する動き補償回路157と、逆DCT回路154で得られるPピクチャ、Bピクチャの非イントラマクロブロックの演算データに、動き補償回路157で生成される参照ビデオデータを加算して、デコード結果としてのビデオデータを得る加算器158とを有している。

【0032】図2に示す、ビデオデコーダ113の動作を説明する。入力端子150に入力されるビデオデータ・ストリームVDSは受信バッファ151に一時的に記憶される。そして、この受信バッファ151より読み出されるビデオデータ・ストリームVDSは可変長復号化回路152に供給されて可変長復号化処理が行われ、量子化DCT係数データが得られると共に、動きベクトルや予測モードの情報が得られる。このように得られる動きベクトルや予測モードの情報は、動き補償回路157に供給される。

【0033】復号化回路152で得られる量子化DCT係数データは逆量子化回路153に供給される。この逆量子化回路153では、量子化DCT係数データが逆量子化されてDCT係数データが得られる。そして、逆量子化回路153で得られるDCT係数データは逆DCT回路154に供給される。この逆DCT回路154では、DCT係数データが逆DCT処理されて演算データが得られる。

【0034】ここで、逆DCT回路154よりIピクチャのマクロブロックに係る演算データが出力される場合を考える。この場合、逆DCT回路154より出力される演算データは、そのままデコード結果としてのビデオデータとなるため、この演算データは加算器158を介して画像メモリ155に入力され、当該マクロブロックに対応する領域に書き込まれる。

【0035】また、逆DCT回路154よりPピクチャのマクロブロックに係る演算データが出力される場合を考える。マクロブロックがイントラマクロブロックであるときは、逆DCT回路154より出力される演算データは、そのままデコード結果としてのビデオデータとなるため、この演算データは加算器158を介して画像メモリ155に入力され、当該マクロブロックに対応する領域に書き込まれる。一方、マクロブロックが非イントラマクロブロックであるときは、逆DCT回路154より出力される演算データに動き補償回路157で生成される順方向予測モードに対応した参照ビデオデータが加算されてデコード結果としてのビデオデータが得られ、このビデオデータが画像メモリ155に入力され、当該マクロブロックに対応する領域に書き込まれる。

【0036】また、逆DCT回路154よりBピクチャのマクロブロックに係る演算データが出力される場合を考える。マクロブロックがイントラマクロブロックであるときは、逆DCT回路154より出力される演算データは、そのままデコード結果としてのビデオデータとなるため、この演算データは加算器158を介して画像メモリ155に入力され、当該マクロブロックに対応する領域に書き込まれる。一方、マクロブロックが非イントラマクロブロックであるときは、逆DCT回路154より出力される演算データに動き補償回路157で生成される双方向予測モードに対応した参照ビデオデータが加算されてデコード結果としてのビデオデータが得られ、このビデオデータが画像メモリ155に入力され、当該マクロブロックに対応する領域に書き込まれる。

【0037】また、上述したようにデコード結果が書き込まれる画像メモリ155より出力ビデオデータVDの読み出しが行われ、このビデオデータVDが出力端子156に出力される。

【0038】図3は、ビデオデコーダ113におけるデコード手順を示している。例えばディジタル放送受信機100でチャンネル切り換えがあって、MPEG画像ストリームとしてのビデオデータストリームVDSが切り替わり、その後CPU101よりデコードの開始が指示されるとき、ステップST11で、デコードを開始し、ステップST12で、受信バッファ151より最初のピクチャを読み出して可変長復号化回路152に供給する。

【0039】そして、ステップST13で、読み出したピクチャがIピクチャであるか否かを判定し、ステップST14で、読み出したピクチャがPピクチャであるか否かを判定する。読み出したピクチャがIピクチャであるときは、ステップST15で、Iピクチャに対してデコード処理をし、その後ステップST16に進む。

【0040】読み出したピクチャがPピクチャであるときは、ステップST17で、そのPピクチャ内のイントラスライスおよびイントラマクロブロックに対してデコード処理をし、ステップST18で、デコードしたマクロブロックの位置を記憶する。

【0041】このように、デコードしたマクロブロックの位置を記憶する記憶媒体として、本実施の形態では、画像メモリ155が使用される。すなわち、画像メモリ155における各マクロブロックのデコード結果の記憶領域の一部をフラグ部として使用し、デコードされていないマクロブロックのフラグ部には実際のデコード結果では得られない値を書き込んでおくものとする。この場合、デコード結果を画像メモリ155に書き込むのみで、デコードしたマクロブロックの位置の記憶も行われることとなる。

【0042】次に、ステップST19で、デコードしたマクロブロックの位置の記憶内容を基に、参照すべきマクロブロックが既にデコードされているときは、そのデコード結果を利用して、非イントラマクロブロックに対して順方向デコード処理をし、その後ステップST16に進む。

【0043】また、読み出したピクチャがBピクチャであるときは、ステップST20で、そのBピクチャ内のイントラスライスおよびイントラマクロブロックに対してデコード処理をし、ステップST21で、上述したステップST18と同様に、デコードしたマクロブロックの位置を記憶する。そして、ステップST22で、デコードしたマクロブロックの位置の記憶内容を基に、参照すべきマクロブロックが既にデコードされているときは、そのデコード結果を利用して、非イントラマクロブロックに対して双方向デコード処理をし、その後にステップST16に進む。

【0044】ステップST16では、デコード結果としてのビデオデータVDを画像メモリ155より読み出して出力する。そして、ステップST23で、1GOPのデコードが終了したか否かを判定する。1GOPのデコードが終了していないときは、ステップST12に戻り、上述したと同様の動作を繰り返す。一方、1GOPのデコードが終了したときは、ステップST24、ST25に進み、読み出したピクチャのタイプに応じて処理を分岐する。読み出したピクチャがIピクチャであるときは、ステップST26で、Iピクチャに対してデコード処理をし、その後にステップST27に進む。また、読み出したピクチャがPピクチャであるときは、ステップST28で、Pピクチャに対して順方向デコード処理をし、その後にステップST27に進む。さらに、読み出したピクチャがBピクチャであるときは、ステップST29で、Bピクチャに対して双方向デコード処理をし、その後にステップST27に進む。

【0045】ステップST27では、デコード結果としてのビデオデータVDを画像メモリ155より読み出して出力する。そして、ステップST30で、受信バッファ151より次のピクチャの読み出しを行って、その後にステップST24に戻り、読み出したピクチャに対して、上記したと同様に、ピクチャタイプに応じたデコード処理を行う。

【0046】図2に示すビデオデコーダ113では、上述の図3に示すデコード手順でデコードが行われるものである。つまり、デコードの開始が指示された場合、Iピクチャのデコードを待たずに、Pピクチャ、Bピクチャ等の予測符号化ピクチャのイントラスライスおよびイントラマクロブロックのデコードが行われる。さらに、参照すべきマクロブロックが既にデコードされているときは、その予測符号化ピクチャの非イントラスライスおよび非イントラマクロブロックのデコードも行われる。したがって、例えばチャンネル切り換え時に、出力画像データとしてのビデオデータVDを素早く得ることが可能となり、画像の途切れを短くでき、短時間で次のチャンネルの画像を確認できることとなる。

【0047】図4は、本実施の形態において、あるGOPの途中からデコードを開始した場合の動作を模式的に

示している。この図4においては、PピクチャおよびBピクチャを構成するマクロブロックが8つであるとし、これらPピクチャおよびBピクチャにイントラマクロブロックが含まれている場合を示している。この場合、次のGOPのIピクチャのデコードを待つことなく、PピクチャおよびBピクチャのイントラマクロブロックのデコードが行われることから、全画像の復元が素早く行われる。

【0048】以上説明したように、本実施の形態においては、例えばデジタル放送受信機100でチャンネル切り換えがあって、ビデオデータ・ストリームVDSが切り替わり、その後にデコードの開始が指示された場合、Iピクチャのデコードを待たずに、予測符号化ピクチャとしてのPピクチャやBピクチャのイントラスライスおよびイントラマクロブロックのデコードが行われる。さらに、参照すべきマクロブロックが既にデコードされているときは、画像メモリ155に記憶されている参照すべきマクロブロックのデコード結果を利用して、予測符号化ピクチャの非イントラスライスおよび非イントラマクロブロックのデコードが行われる。これにより、例えばチャンネル切り換え時に、出力画像データを素早く得ることが可能となり、画像の途切れを短くでき、短時間で次のチャンネルの画像を確認できることとなる。

【0049】また、本実施の形態においては、デコードされたマクロブロックの位置を記憶し、その記憶内容に基づいて参照すべきマクロブロックが既にデコードされているか否かを判断するものであり、参照すべきマクロブロックの有効性を正しく判断でき、誤った参照画像を使用したデコードを行うことを防止できる。

【0050】また、本実施の形態においては、デコードされたマクロブロックの位置を記憶するための記憶媒体として画像メモリ155を使用するものである。したがって、専用の記憶媒体あるいは記憶領域を設けなくてもよく、安価に構成できる。

【0051】なお、上述せずも、デジタル放送受信機100でチャンネル切り換えがあって、ビデオデータ・ストリームVDSが切り替わった場合に、画像メモリ155を初期化することなく、デコードされたスライスおよびマクロブロックのデコード結果を順に上書きしていくことで、画像が途切れることがなく、切り換え前のチャンネルの画像から切り換え後のチャンネルの画像にスムーズに変化していき、画像ミュート等を不要とできる。

【0052】また、上述実施の形態においては、この発明をデジタル放送受信機に適用したものであるが、この発明はMPEG画像ストリームをデコードする必要があるその他の装置にも同様に適用できることは勿論である。

【0053】

【発明の効果】この発明によれば、予測符号化ピクチャにイントラスライスまたはイントラマクロブロックが含

まれる場合、デコードの開始が指示された後、イントラピクチャのデコードを待たずに、予測符号化ピクチャのイントラスライスおよびイントラマクロブロックのデコードを行うものであり、出力画像データを素早く得ることができる。例えば、デジタル放送受信機のチャンネル切り替え時に、次のチャンネルの画像を短時間で確認できるようにする。

【図面の簡単な説明】

【図1】実施の形態としてのデジタル放送受信機の構成を示すブロック図である。

【図2】デジタル放送受信機内のビデオデコーダの構成を示すブロック図である。

【図3】ビデオデコーダにおけるデコード手順を示すフローチャートである。

【図4】イントラマクロブロックを含むP、Bピクチャのデコード法を示す図である。

【図5】MPEG符号化データのシーケンス層、GOP層を示す図である。

【図6】MPEGのI、Pピクチャ構成を示す図であ *

＊る。

【図7】MPEGのI、P、Bピクチャ構成を示す図である。

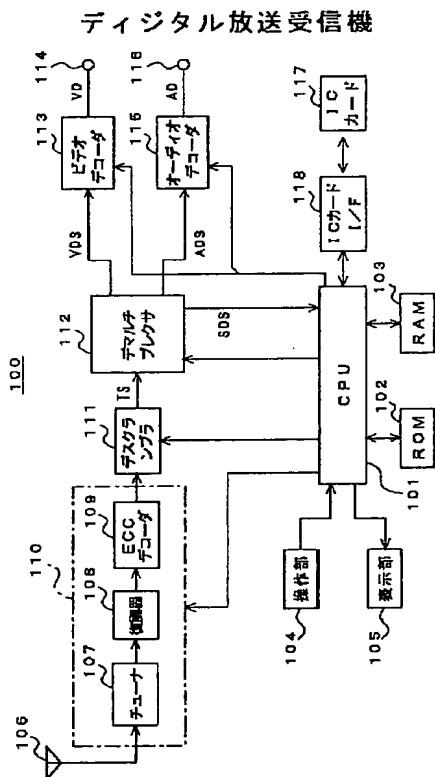
【図8】MPEGのI、P、Bピクチャ構成と従来のデコード法を示す図である。

【図9】従来のデコード手順を示すフローチャートである。

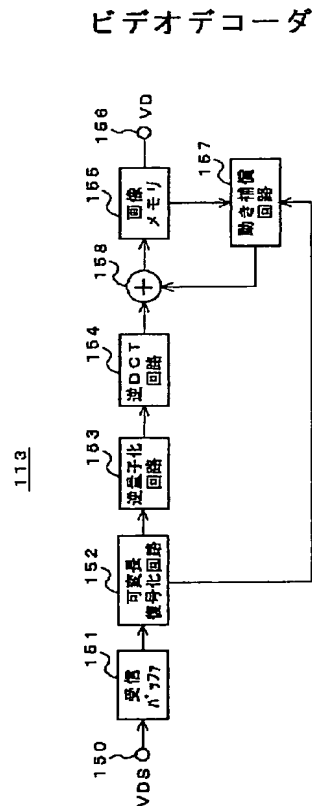
【符号の説明】

100・・・デジタル放送受信機、101・・・CPU、106・・・アンテナ、107・・・チューナ、108・・・復調器、109・・・ECCデコーダ、110・・・フロントエンド、111・・・デスクランブラ、112・・・デマルチプレクサ、113・・・ビデオデコーダ、115・・・オーディオデコーダ、114、116・・・出力端子、150・・・入力端子、151・・・受信バッファ、152・・・可変長復号化回路、153・・・逆量子化回路、154・・・逆DCT回路、155・・・画像メモリ、156・・・出力端子、157・・・動き補償回路、158・・・加算器

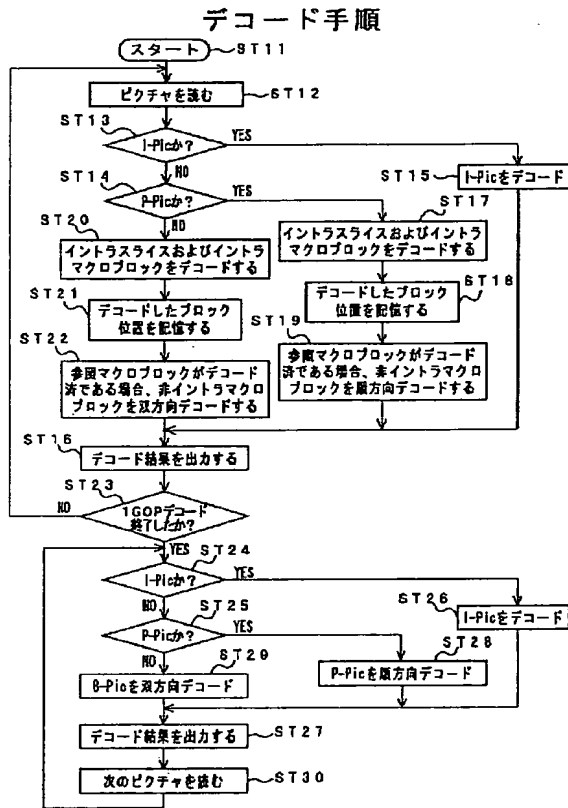
【図1】



【図2】

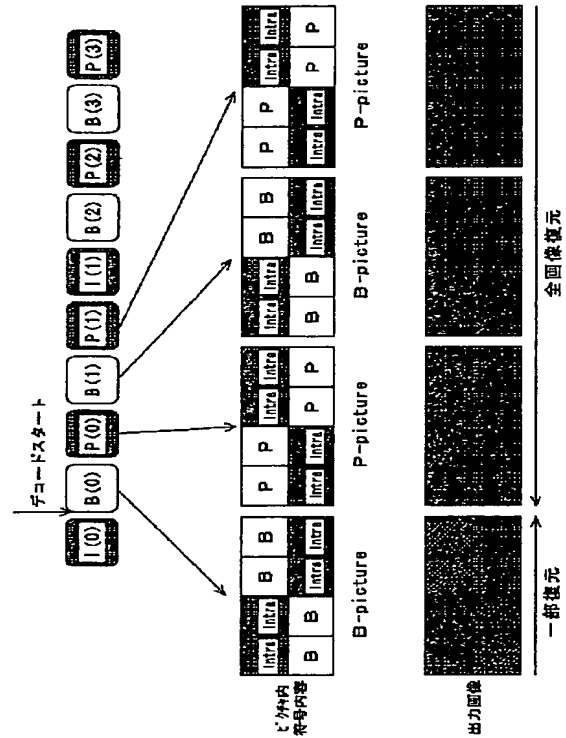


【図3】



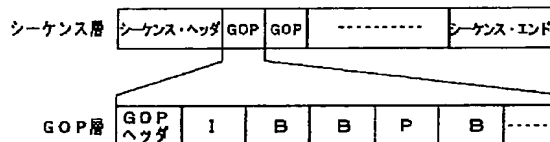
【図4】

イントラマクロブロックを含む
P、Bピクチャのデコード法



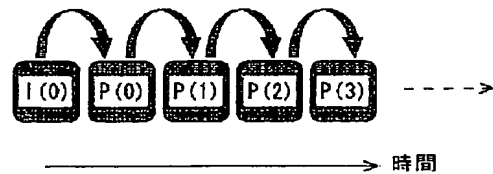
【図5】

MPEG符号化データのシーケンス層、GOP層



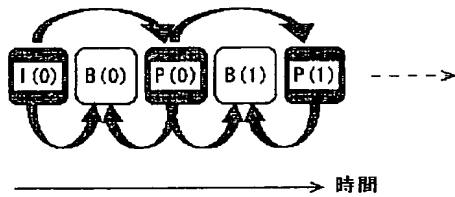
【図6】

MPEGのI、Pピクチャ構成



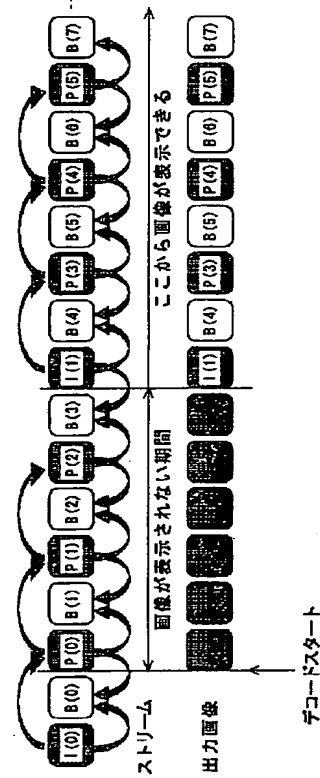
【図7】

MPEGのI, P, Bピクチャ構成



【図8】

MPEGのIPBピクチャ構成と従来のデコード法



【図9】

従来のデコード手順

